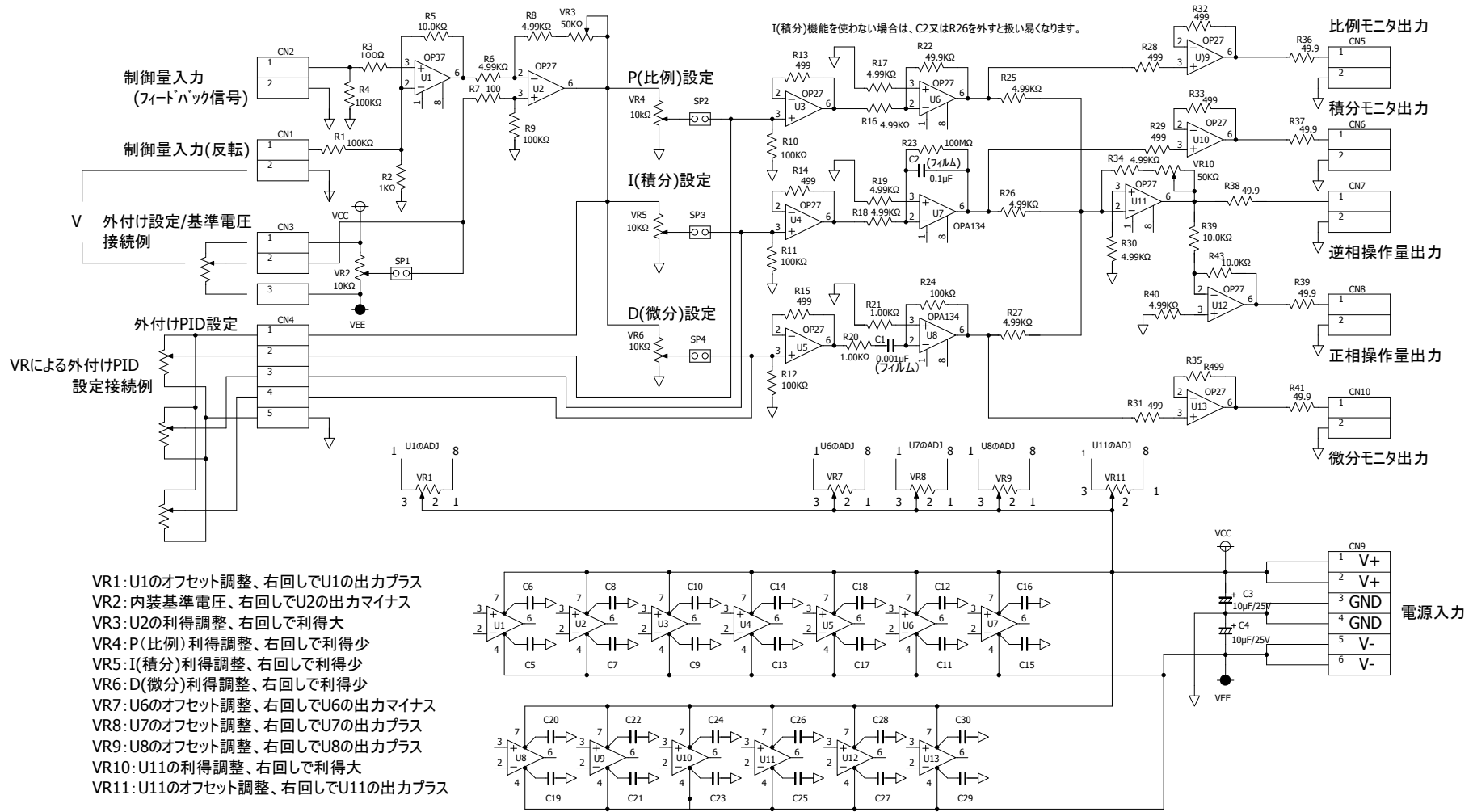


PID制御基板 T-PID01Z回路図



- VR1: U1のオフセット調整、右回しでU1の出力プラス
- VR2: 内装基準電圧、右回しでU2の出力マイナス
- VR3: U2の利得調整、右回しで利得大
- VR4: P(比例)利得調整、右回しで利得少
- VR5: I(積分)利得調整、右回しで利得少
- VR6: D(微分)利得調整、右回しで利得少
- VR7: U6のオフセット調整、右回しでU6の出力マイナス
- VR8: U7のオフセット調整、右回しでU7の出力プラス
- VR9: U8のオフセット調整、右回しでU8の出力プラス
- VR10: U11の利得調整、右回しで利得大
- VR11: U11のオフセット調整、右回しでU11の出力プラス